

PT6303S 应用说明

产品功能	3 节锂离子/锂聚合物电池保护芯片
常规应用	3 节串联的锂电池保护电路
文件编号	PT6303S_AN01
版本	1.0

1. 产品概况**1.1 高精度电压检测电路**

- 过充电检测电压：4.2V~4.375V，精度±25mV
- 过充电恢复迟滞电压：0~300mV
- 过放电检测电压：2.3V~2.9V，精度±50mV
- 过放电恢复迟滞电压：0.3V~0.9V
- 1 级放电过流检测电压：50mV / 75mV / 100mV / 150mV，精度±10mV
- 2 级放电过流检测电压：2 倍 1 级放电过流检测电压，精度±20mV
- 负载短路检测电压：4 倍 1 级放电过流检测电压，精度±50mV

1.2 可选的保护延迟时间 (短路保护延迟时间固定为 250μs/typ.)**1.3 低耗电电流**

- 工作模式：典型值 15μA，最大值 20μA (VDD=VCC)
- 休眠模式：最大值 3μA (VDD=VCC)

1.4 小型的 SOP-8 封装

2. 典型应用电路

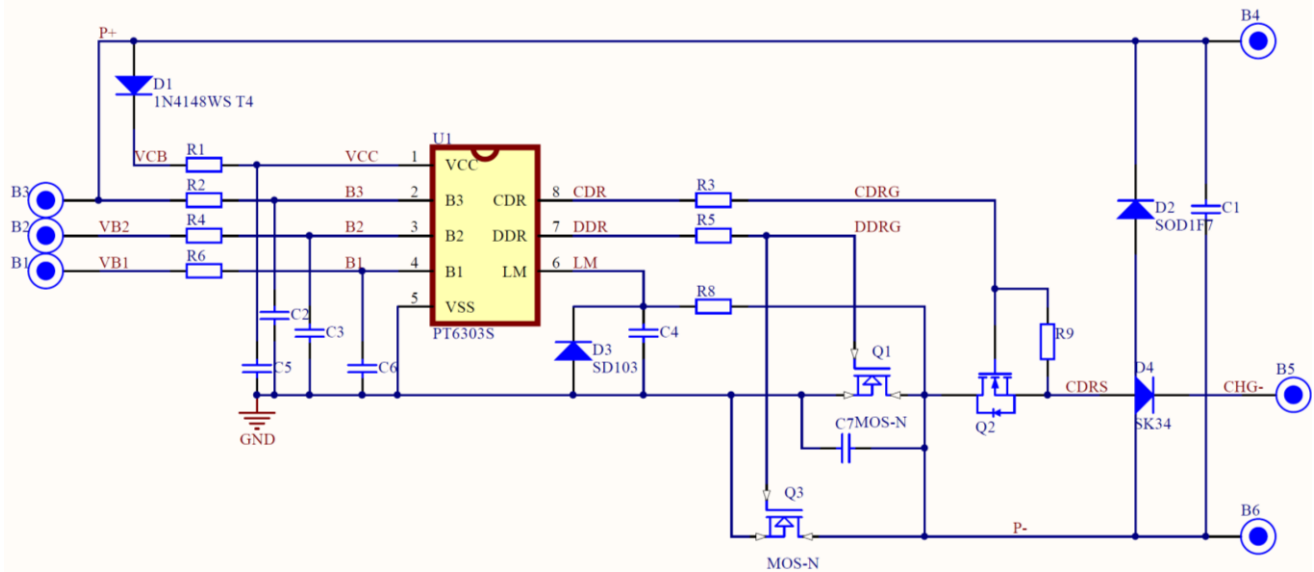


Fig. 1 PT6303S 的典型应用电路 (3 节串联的电池包)

3. 工作原理介绍

3.1 正常工作状态

当电源接入，VCC 上升，当 $VCC < V_{POR}$ ，PT6303S 处于启动状态，除了内部 5V 电源，所有模块都不工作，充放电 MOSFET 默认关闭。当 $VCC \geq V_{POR}$ ，PT6303S 启动并检测电池电压和温度。如果没有 COV 和 COT 事件，充电 MOSFET 打开。如果没有 CUV 和 DOT 事件，芯片启动负载检测模块。如果负载断开或者充电器插入，放电 MOSFET 打开，PT6303S 进入正常工作状态。

在正常工作状态下，芯片通过 VCx 引脚周期性的侦测各节电池电压，通过 LM 引脚持续侦测电流，以及周期性的侦测 TS 与 GND 之间的电压，来控制充电和放电 MOSFETs。当电池电压在过放电检测电压 (V_{CUV}) 以上并在过充电检测电压 (V_{COV}) 以下，LM 引脚电压在放电过流检测电压 (V_{PDOC1}) 以下，且无温度异常事件时，芯片的 CDR 和 DDR 都输出高电平，使充电控制用 MOSFET 和放电控制用 MOSFET 同时导通，使充电和放电都可以自由进行。

3.2 过充电状态

正常工作状态下的电池，在充电过程中，一旦任何一节电池电压连续两次超过 V_{COV} ，芯片会关闭充电控制用的 MOSFET (CDR 输出高阻态)，停止充电，这个状态称为“过充电状态”。

充电 MOS 的释放，有以下两种方法：

(1) 电池电压降低到过充电释放电压 (V_{COVR}) 以下时, 过充电状态释放, 充电 MOSFET 打开, 恢复到正常工作状态。

(2) 移走充电器并连接负载, 充电 MOSFET 打开, 若电池电压高于 V_{COVR} , 过充电状态不解除, 移除负载后充电 MOSFET 关闭。

3.3 过放电状态及关断状态

正常工作状态下的电池, 一旦检测到任何一节电池电压连续两次低于 V_{CUV} , 芯片会关闭放电控制用的 MOSFET (DDR 输出低电平), 停止放电, 这个状态称为“过放电状态”。

当芯片进入过放电状态超过 8s, 且没有检测到充电器和其他任何保护事件, 芯片将关闭充电 MOSFET 及内部大部分电路, 进入“休眠模式”。此时, 芯片的消耗电流将降低至 LM_{TBY} 。

过放电状态的释放需要同时满足以下两个条件:

- (1) 电池电压高于过放电迟滞恢复电压 (V_{CUVR})
- (2) 负载移除或者充电器连接状态。

休眠模式的唤醒需要满足以下条件:

- (1) 充电器连接状态。

3.4 放电过流状态 (放电过流检测功能和负载短路检测功能)

正常工作状态下的电池, 芯片通过检测 LM 电压持续侦测放电电流。一旦 LM 电压高于 1 级放电过流检测电压 (V_{PDOC1}) 的时间超过 1 级放电过流检测延迟时间 (T_{PDOC1}), 或者高于 2 级放电过流检测电压 (V_{PDOC2}) 的时间超过 2 级放电过流检测延迟时间 (T_{PDOC2}), 则芯片关闭放电控制用的 MOSFET (DDR 输出低电平), 停止放电, 这个状态称为“放电过流状态”。

而一旦 LM 电压高于负载短路检测电压 (V_{PSC}) 的时间超过负载短路检测延迟时间 (T_{PSC}), 则芯片关闭放电控制用的 MOSFET (DDR 输出低电平), 停止放电, 这个状态称为“负载短路状态”。

放电过流状态和负载短路状态的释放需要移除负载。

4. Demo 介绍

4.1 3 节串联的电池包保护板 Demo

4.1.1 Demo PCB Layout

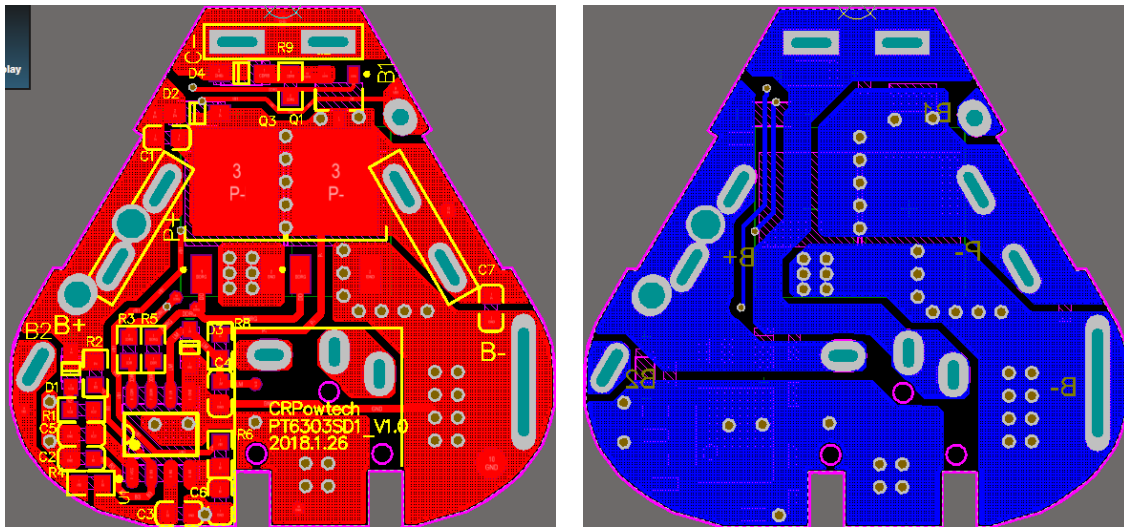


Fig. 2

4.1.2 Demo 板硬件布局及接线

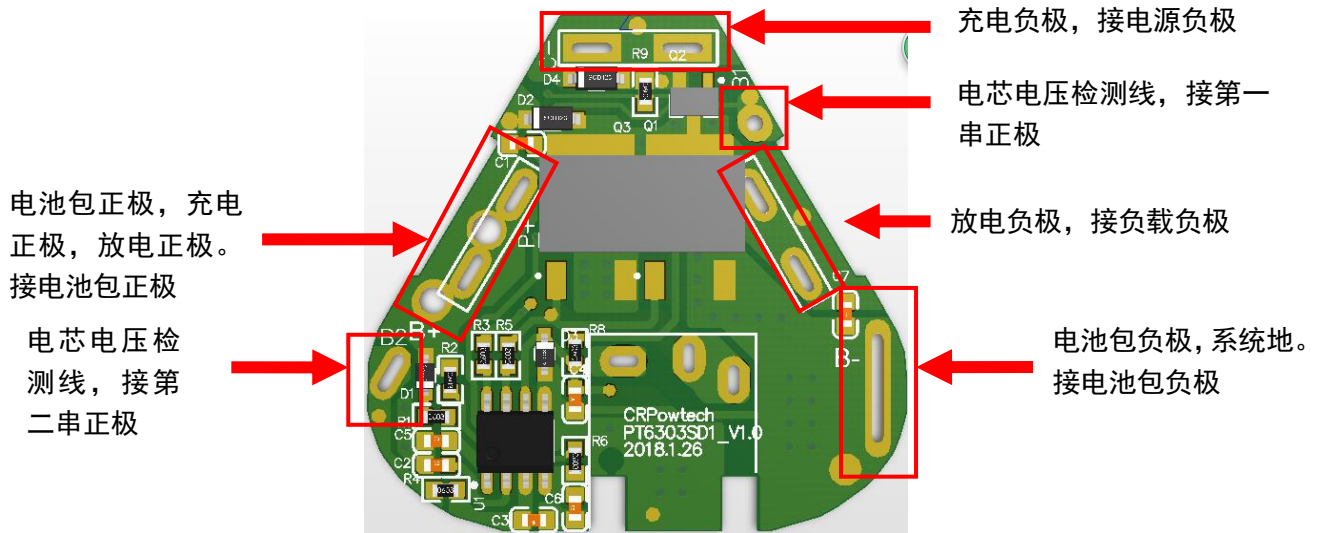


Fig. 3

4.1.3 Demo 元件清单

Designator	Comment	Footprint	Quantity
C1, C2, C3, C6, C7	100nF (104) 10% 50V	0603_C	5
C4	22nF (473) 10% 50V	0603_C	1
C5	2.2uF (225) 10% 16V	0603_C	1
D1	1N4148WS T4	SOD-323	1
D2	SOD1F7	SOD-123	1
D3	SD103	SOD-323	1
D4	SK34	SOD-123	1
Q1	AOD242	TO-252AA	1
Q3	NC	TO-252AA	1
Q2	AO3400A N 道沟 X0YV1T SOT-23	SOT-23-3L	1
R1	390Ω (3900) ±1%	0603_R	1
R2, R4, R6	2KΩ (2001) ±1%	0603_R	3

R3, R5, R8	1KΩ (1001) ±1%	0603_R	3
R9	1.2MΩ (1204) ±1%	0603_R	1
U1	PT6303S-AA	SOP-8_150mil	1

5. 关键元件参数设计

5.1 VCx 的输入电阻和电容的选择

VCx 的输入电阻需与内部采样电路匹配，以保证电池电压的采样精度。建议的电阻值为 2KΩ。

输入电容与输入电阻构成 RC 滤波电路，以抑制 VCx 引脚的尖峰脉冲。建议使用 47~220nF /50V 的 X7R 陶瓷电容。

5.2 VCC 的输入电阻和输入电容的选择

为保证 VCC 的电势足够高，以使 VCx 采样电路的 MOSFET 完全打开或关闭，VCC 需从最高一节电池取电，且输入电阻需尽量小，推荐的电阻值为 390Ω。

VCC 输入端的二极管和电容可以在电池包电压瞬间掉电时维持芯片正常工作。输入电容推荐使用 2.2μF/25V 的陶瓷电容。

5.3 放电 MOS 内阻 R_{DS(on)} 的选择

R_{DS(on)} 决定了电池包过流保护的电流阈值和短路保护的电流阈值。

$$I_{PDOC1} = \frac{V_{PDOC1}}{R_{DS(on)}}; I_{PDOC2} = \frac{V_{PDOC2}}{R_{DS(on)}}; I_{PSC} = \frac{V_{PSC}}{R_{DS(on)}}$$

5.4 充放电 MOSFET 的选择

放电 MOSFET 要求使用 N 型 MOSFET。根据要求的放电过流阈值选择合适 R_{DS(on)} 和封装的 MOSFET。

充电 MOSFET 要求使用 N 型 MOSFET，使用 CDR 驱动。充放电共用端口时，需根据要求的放电过流阈值选择合适 R_{DS(on)} 和封装的 N 型 MOSFET。

充放电 MOSFETs 需在源极和漏极之间并联 0.1μF/50V 的陶瓷电容，以吸收感性负载在电流变化时产生的浪涌电势。

5.5 LM 输入电阻的选择和输入电容的选择

LM 的输入电阻与输入电容构成 RC 滤波电路。推荐的输入电容值为 22nF~100nF。输入电阻值不宜过大，否则将影响充放电状态检测和短路保护的延迟时间。推荐的输入电阻值为 100Ω~1KΩ。

LM 采样放电 MOS 内阻时，在放电 MOS 关闭时，LM 引脚会有负压，需要用二极管对 LM 引脚钳位。

6. PCB Layout 注意事项

- 6.1 主功率管宽度需满足放电过电流阈值的要求，以免温度过高。
- 6.2 充放电 MOSFETs 的热沉需连接到较大的敷铜，以帮助 MOSFETs 散热。
- 6.3 电流感应信号与 GND 需使用差分连接，且 LM 引脚的 RC 滤波电路需靠近芯片引脚。
- 6.4 VCx 和 VCC 的输入电阻和输入电容需靠近芯片摆放。
- 6.5 芯片的地尽量使用独立完整的敷铜，并单点连接到电池包的地，以减小寄生参数的影响。
- 6.6 芯片的信号线尽量远离 PCB 的板边。

7 应用注意事项

- 7.1 电池组上电时需由低到高依次上电，且 VCC 需经 RC 电路连接到电池包的最高端。
- 7.2 温度感应电阻的感应端子需紧贴最中间的电芯表面，以保证能够检测到电芯的最高表面温度。
- 7.3 VCx 除了最高侧的输入电阻，其他的输入电阻发生开路时，芯片将无法检测对应电池的过充和过放状态，故组装时需防止输入电阻受碰撞而断裂。